

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-356371

(43)Date of publication of application : 26.12.2001

(51)Int.Cl.

G02F 1/1368

G02F 1/13

G03B 21/00

H01L 29/786

H01L 21/336

(21)Application number : 2001-063828

(71)Applicant : NEC CORP

(22)Date of filing : 07.03.2001

(72)Inventor : YOSHINAGA KAZUhide

SEKINE HIROYUKI

HONPO NOBUAKI

(30)Priority

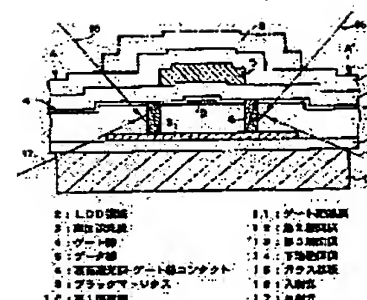
Priority number : 2000109692 Priority date : 11.04.2000 Priority country : JP

(54) LIQUID CRYSTAL DISPLAY DEVICE AND LIQUID CRYSTAL PROJECTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress the light entering a channel region and/or LDD region.

SOLUTION: The liquid crystal display device has a pixel substrate having a light-shielding film 3, a first insulating film 10, a semiconductor layer 2, a second insulating film 11 as a gate insulating film, and a gate line 4 formed on a substrate and having a source-drain region, a channel region or a channel region, and an LDD region formed in the semiconductor layer 2. In this device, the light-shielding film 3 is formed from a conductive material and contact holes 6 to connect the gate line 4 and light-shielding film 3 is formed near the side face of the channel region and/or LDD region.



**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] It has a light-shielding film, the 1st insulator layer, a semi-conductor layer, the 2nd insulator layer used as gate dielectric film, and a gate line on a substrate. In this semi-conductor layer A source drain field, In the liquid crystal display equipped with the pixel substrate with which the channel field or the channel field, and the LDD field were formed The liquid crystal display characterized by preparing the contact hole which constitutes said light-shielding film from an electrical conducting material, and connects said gate line and said light-shielding film near the side face of said channel field or/and a LDD field.

[Claim 2] It has on a substrate the 2nd insulator layer and gate line when it becomes a light-shielding film, the 1st insulator layer, a semi-conductor layer, and gate dielectric film, the 3rd insulator layer, and the data line. In this semi-conductor layer A source drain field, The liquid crystal display which constitutes said light-shielding film from an electrical conducting material, and is characterized by preparing the contact hole connected with said light-shielding film at the lower part of said data line in the liquid crystal display equipped with the pixel substrate with which the channel field or the channel field, and the LDD field were formed.

[Claim 3] The liquid crystal display characterized by establishing the 2nd contact hole linked to said light-shielding film in the lower part of the data line in a liquid crystal display according to claim 1 when said contact hole is made into the 1st KONTOKUTO hole.

[Claim 4] It is the liquid crystal display characterized by embedding the charge of a gate wire rod in a liquid crystal display given in one claim of claim 1 to claims 3, as for said contact hole or the 1st and 2nd contact holes.

[Claim 5] It is the liquid crystal display with which said contact hole or the 1st and 2nd contact holes serve as a protection-from-light field in a liquid crystal display given in one claim of claim 1 to claims 4.

[Claim 6] It is the liquid crystal display with which said light-shielding film consists of a heat-resistant ingredient in a liquid crystal display according to claim 1 or 2.

[Claim 7] The 2nd insulator layer which turns into a light-shielding film, the 1st insulator layer, a semi-conductor layer, and gate dielectric film on a substrate in a liquid crystal display according to claim 1 or 3, and the liquid crystal display with which it comes to carry out the laminating of the gate line in this order.

[Claim 8] The liquid crystal display with which it comes to carry out the laminating of the 2nd insulator layer and gate line which serve as a light-shielding film, the 1st insulator layer, a semi-conductor layer, and gate dielectric film on a substrate, the 3rd insulator layer, and the data line in this order in a liquid crystal display according to claim 2.

[Claim 9] Liquid crystal projector equipment which equipped a liquid crystal display and this liquid crystal display given in one claim of claim 1 to claims 8 with the light source which irradiates light, the optical system which leads the light from this light source to this liquid crystal display, and the optical system for projecting the information light from this liquid crystal display.

---

[Translation done.]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] With respect to a liquid crystal display and liquid crystal projector equipment, especially this invention has the 2nd insulator layer which turns into a light-shielding film, the 1st insulator layer, a semi-conductor layer, and gate dielectric film on a substrate, and a gate line, and relates to the liquid crystal display equipped with the pixel substrate with which the source drain field, and a channel field or a channel field and a LDD (Lightly doped drain) field were formed in this semi-conductor layer, and the liquid crystal projector equipment using this liquid crystal display.

[0002]

[Description of the Prior Art] Pixel structure is indicated by Japanese Patent Application No. No. 109979 [ 11 to ] as a cure against protection from light of a liquid crystal light valve. The top view of the pixel TFT section where drawing 13 was indicated by Japanese Patent Application No. No. 109979 [ 11 to ], and drawing 14 show the sectional view of the E-E' line of drawing 13 .

[0003] As shown in drawing 13 , it is allotted in the shape of a matrix so that the gate line 4 and the data line 5 may intersect perpendicularly, respectively, and Pixel TFT is arranged at the part the part and the gate line 4 and the data line 5 cross at right angles. The dummy contact hole 20 which does not reach the rear-face light-shielding film 3 near the LDD field 2 side face of TFT as shown in the sectional view of drawing 14 is formed. The charge of a gate wire rod will be embedded in this dummy contact hole 20. The light irradiated to the LDD field 2 of TFT by this dummy contact hole 20 is reduced. Moreover, the rear-face light-shielding film 3 is made into GND potential so that it may not act as a backgate of TFT.

[0004] Moreover, pixel structure is indicated by Japanese Patent Application No. No. 360973 [ 11 to ] as a cure against pixel protection from light of other liquid crystal light valves. The top view of a pixel where drawing 15 was indicated by Japanese Patent Application No. No. 360973 [ 11 to ], and drawing 16 are the sectional views in alignment with F-F' of drawing 15 . With the pixel structure of Japanese Patent Application No. No. 360973 [ 11 to ], the contact hole 18 which reaches the rear-face light-shielding film 3 is formed in the TFT car side, and it has wrap composition in this contact hole 18 with the aluminum wiring 5 which is the data line. The light irradiated by this contact hole 18 at TFT is covered.

[0005] In addition, as a technique relevant to this invention, there is a technique indicated by JP,1-128534,A, JP,1-177020,A, JP,8-62579,A, and JP,8-234239,A. Especially JP,8-234239,A has the publication of carrying out electrical connection of a protection-from-light pattern and the gate circuit pattern through the contact section.

[0006]

[Problem(s) to be Solved by the Invention] It was difficult to prevent image quality degradation which cannot intercept thoroughly the light irradiated by TFT with the structure of above-mentioned Japanese Patent Application No. No. 109979 [ 11 to ], but originates in the optical leakage current of TFT. Moreover, when wiring resistance of a gate line is high, image quality degradation resulting from delay of a gate signal will break out.

[0007] Moreover, although the light which carries out incidence of the structure of Japanese Patent Application No. No. 360973 [ 11 to ] to TFT can be covered, when resistance of a gate line is high, image quality degradation resulting from delay of a gate signal will break out.

[0008] Hereafter, the reason which the above-mentioned technical problem produces is explained.

[0009] Since the pixel structure of JP,11-109979,A forms in LDD field both the sides of TFT the dummy contact hole of the depth which does not reach a rear-face light-shielding film, a clearance will be made by it between a rear-face light-shielding film and a dummy contact hole. Therefore, the light which carries out incidence to TFT cannot be shaded thoroughly.

[0010] Wiring resistance becomes high, when a panel is miniaturized and wiring width of face generally becomes thin. The example of Japanese Patent Application No. No. 109979 [ 11 to ] and Japanese Patent Application No. No. 360973 [ 11 to ] uses WSi for a gate line, and both use aluminum wire etc. for the data line. Compared with aluminum, the resistance of WSi is high. When wiring resistance becomes large with the miniaturization of a panel for this reason, delay of a gate signal will become large and image quality degradation produced by this delay will break out.

[0011]

[Means for Solving the Problem] The liquid crystal display of this invention has a light-shielding film, the 1st insulator layer, a semi-conductor layer, the 2nd insulator layer used as gate dielectric film, and a gate line on a substrate. In this semi-conductor layer A source drain field, In the liquid crystal display equipped with the pixel substrate with which the channel field or the channel field, and the LDD field were formed Said light-shielding film is constituted from an electrical conducting material, and it is characterized by preparing the contact hole which connects said gate line and said light-shielding film near the side face of said channel field or/and a LDD field.

[0012] The liquid crystal display of this invention has on a substrate the 2nd insulator layer and gate line when it becomes a light-shielding film, the 1st insulator layer, a semi-conductor layer, and gate dielectric film, the 3rd insulator layer, and the data line. In this semi-conductor layer Moreover, a source drain field, In the liquid crystal display equipped with the pixel substrate with which the channel field or the channel field, and the LDD field were formed, said light-shielding film is constituted from an electrical conducting material, and it is characterized by preparing the contact hole connected with said light-shielding film at the lower part of said data line.

[0013] The liquid crystal projector equipment of this invention equips the liquid crystal display and this liquid crystal display of above-mentioned this invention with the light source which irradiates light, the optical system which leads the light from this light source to this liquid crystal display, and the optical system for projecting the information light from this liquid crystal display.

[0014]

[Embodiment of the Invention] In the structure of the pixel TFT which uses the description of this invention with liquid crystal displays, such as a liquid crystal light valve Form the contact hole which connects a rear-face light-shielding film and a gate line the channel field of Pixel TFT, or/and near the LDD (Lightly doped drain) field side face, and this contact hole is made into a protection-from-light field. By reducing the light irradiated by TFT, it is in making wiring resistance of a gate line low by controlling the optical leakage current of TFT and considering a rear-face light-shielding film as gate wiring.

[0015] Moreover, the description of this invention is to intercept the light spread along with the data line by the contact hole established in the data-line lower part, reduce the light irradiated by this at TFT, and reduce the optical leakage current of TFT.

[0016] In addition, although the liquid crystal display of this invention is applied suitable for the liquid crystal light valve used for liquid crystal projector equipment etc., it is not limited to especially a liquid crystal light valve. Moreover, this invention can be applied also when the field-effect transistor which does not prepare a LDD field is used.

[0017] The example of pixel structure of the liquid crystal light valve by this invention is shown in drawing 1 . According to this invention, the contact hole 6 which connects the rear-face light-shielding

film 3 and the gate line 4 is formed near the channel field 1 of TFT, and the LDD field 2 side face.

Drawing 2 R> 2 is a sectional view in alignment with A-A' of drawing 1 . Drawing 3 is a sectional view in alignment with B-B' of drawing 1 R> 1. The charge of a gate wire rod is embedded in the contact hole 6 prepared near the TFT side face as shown in drawing 3 .

[0018] Other examples of pixel structure of other liquid crystal light valves by this invention are shown in drawing 6 . According to this invention, the contact hole 6 which connects the rear-face light-shielding film 3 and the gate line 4 is formed near the LDD field side face of TFT. The cross-section configuration in alignment with D-D' of drawing 6 is the same as the cross-section configuration shown in drawing 2 . As shown in drawing 2 , the charge of a gate wire rod is embedded in the contact hole 6 prepared near the LDD side face of TFT.

[0019] The contact hole prepared near the TFT side face prevents that the direct incident light from the light source and the reflected light reflected in the lens are irradiated by the channel field and LDD field of Pixel TFT. Moreover, since this contact hole connects with the gate line, a rear-face light-shielding film plays the role of gate wiring by it.

[0020] That is, since the light irradiated by TFT can be reduced, the optical leakage current of TFT is controlled by the contact hole prepared near the pixel TFT side face. Moreover, since a rear-face light-shielding film serves as gate wiring, the time delay of a gate signal can be reduced. Therefore, while being able to prevent the flicker contrast lowering resulting from the optical leakage current of TFT etc., image quality degradation produced by delay of a gate signal can be prevented.

[0021] Other examples of pixel structure of the liquid crystal light valve of further others by this invention are shown in drawing 8 . It can do, although the light spread along with the data line 5 by the contact hole 6 established in the lower part of the data line 5 is intercepted according to this invention, the light irradiated by this at TFT is reduced and the optical leakage current of TFT is reduced.

[0022]

[Example] Hereafter, the example of this invention is explained to a detail using a drawing.

[0023] (The 1st example) The top view of the pixel TFT section of the liquid crystal light valve as one example of this invention is shown in drawing 1 . Drawing 2 and drawing 3 are the sectional views which met the A-A' line and B-B' line, respectively. In addition, although only the TFT section for 1 pixel of the pixel substrate which serves as the description part of this invention here is shown, two or more arrangement of the pixel is carried out at the pixel substrate at the shape of a matrix, opposite arrangement of this pixel substrate and the opposite substrate with which the counterelectrode was formed is carried out through liquid crystal, and a liquid crystal light valve is constituted.

[0024] The manufacture flow to data-line formation is shown in drawing 4 (a) – (e) and drawing 5 (f) – (i). As shown in drawing 4 (a), in order to prevent impurity mixing from glass on a glass substrate 15, the substrate film (substrate insulator layer) 14 is formed by SiO<sub>2</sub> etc. Next, as shown in drawing 4 (b), the rear-face light-shielding film 3 of TFT is formed on the substrate film 14. As long as construction material can be shaded, what kind of thing is sufficient as it, but in order to anneal at the time of polish recon formation, it is formed by WSi used as a heat-resistant ingredient strong against heat etc. Next, as shown in drawing 4 (c), the 1st interlayer film 10 is formed in SiO<sub>2</sub> grade on the rear-face light-shielding film 3. Let the 1st interlayer film 10 be the thickness of extent on which the rear-face light-shielding film 3 does not act as a backgate of TFT. Next, as shown in drawing 4 (d), the polish recon layer 16 is formed. After forming an amorphous silicon layer, a laser annealing process is added, further, a photolithography process and an etching process are performed and the polish recon layer 16 is formed. Next, as shown in drawing 4 (e), this polish recon layer 16 is covered and gate dielectric film 11 is formed.

[0025] Next, as shown in drawing 5 (f), a contact hole (contact) 6 is formed near the TFT side face, and as further shown in drawing 5 (g), metal membranes, such as WSi used as the gate line 4, are formed. For this reason, a gate metal membrane will be embedded in the contact hole 6 near the TFT side face. Since this contact hole 6 is formed along the channel field and LDD (Lightly doped drain) field of TFT,



after gate line patterning serves as a wrap configuration by the contact hole, the gate line, and the rear-face light-shielding film in a channel field and a LDD field.

[0026] Then, an impurity is poured in and the source, a drain field, and a LDD field are formed. Next, as shown in drawing 5 (h), the 2nd interlayer film 12 is formed. Next, the contact which connects the data line and a gate line with a gate electrode and a polish recon layer is formed, and as shown in drawing 5 (i), patterning of the aluminum of the metallic material used as the data line 5 etc. is formed and carried out. Then, sequential formation of the 3rd interlayer film, the metallic material used as a black matrix, the 4th interlayer film, and the transparence pixel electrode ITO is carried out.

[0027] By performing the above processes, it becomes drawing 2 R> 2 and the cross-section configuration of drawing 3. Drawing 2 and drawing 3 are the sectional views cut in the LDD part (A-A' cross section) and channel part (B-B' cross section) of TFT by drawing 1 R> 1, respectively. As shown in drawing 2 R> 2 and drawing 3, it has wrap composition in the LDD field of TFT, and the channel field by the contact hole, the charge of a gate wire rod, and the rear-face light-shielding film. Moreover, a rear-face light-shielding film will contact a gate line by the contact hole near the TFT side face.

[0028] In the liquid crystal projector using the liquid crystal light valve which has the above-mentioned pixel TFT section, strong light, such as the reflected light, is irradiated by the liquid crystal light valve not only from the direct light from the light source but from a rear face. For this reason, direct or an echo will be repeated and light will be irradiated by the channel section or the LDD section of Pixel TFT of a light valve. However, in this example, since the contact hole which connects a gate line and a rear-face light-shielding film near the side face of the channel field of TFT and a LDD field is prepared, as shown in drawing 2 and drawing 3, the direct light from the light source and the reflected light in a lens are interrupted by this contact hole, and light is not irradiated by TFT.

[0029] Moreover, since this contact hole is in contact with the rear-face light-shielding film with the gate line, a rear-face light-shielding film plays the role of gate wiring by it while interrupting the light from a TFT rear face. Thereby, it becomes possible to reduce wiring resistance of a gate line. When distance with TFT is near, TFT actuation is affected as a backgate, but when there is a certain amount of distance, a rear-face light-shielding film does not affect TFT actuation, even if it is which potential.

[0030] As stated above, according to the configuration of this example, the light by which incidence is carried out to the TFT channel section and the LDD section can be controlled. Therefore, since the optical leakage current of Pixel TFT can be reduced, image quality degradation of lowering of the contrast resulting from optical leakage current, a flicker, etc. can be prevented. Moreover, since wiring resistance of gate wiring can be reduced, the image quality lowering by signal delay of a gate line can be prevented.

[0031] (The 2nd example) The pixel top view of the liquid crystal light valve of the 2nd example of this invention is shown in drawing 6. Moreover, the sectional view in alignment with C-C' of drawing 6 R> 6 is shown in drawing 7. The sectional view in alignment with D-D' of drawing 6 becomes being the same as that of drawing 2. In addition, although only the TFT section for 1 pixel of the pixel substrate which serves as the description part of this invention here is shown, on the pixel substrate, two or more arrangement of the pixel is carried out at the shape of a matrix, opposite arrangement of this pixel substrate and the opposite substrate with which the counterelectrode was formed is carried out through liquid crystal, and a liquid crystal light valve is constituted.

[0032] The manufacture flow to data-line formation becomes being the same as that of drawing 4 (a) - (e) and drawing 5 (f) - (i). A manufacture flow is explained using drawing 4 and drawing 5 below. As shown in drawing 4 (a), in order to prevent impurity mixing from glass on a glass substrate 15, the substrate film (substrate insulator layer) 14 is formed by SiO<sub>2</sub> etc. Next, as shown in drawing 4 (b), the rear-face light-shielding film 3 of TFT is formed on the substrate film 14. As long as construction material can be shaded, what kind of thing is sufficient as it, but in order to anneal at the time of polish recon formation, it is formed by WSi used as a heat-resistant ingredient strong against heat etc. Next, as shown in drawing 4 (c), the 1st interlayer film 10 is formed in SiO<sub>2</sub> grade on the rear-face light-

shielding film 3. Let the 1st interlayer film 10 be the thickness of extent on which the rear-face light-shielding film 3 does not act as a backgate of TFT. Next, as shown in drawing 4 (d), the polish recon layer 16 is formed. After forming an amorphous silicon layer, a laser annealing process is added, further, a photolithography process and an etching process are performed and the polish recon layer 16 is formed. Next, as shown in drawing 4 (e), this polish recon layer 16 is covered and gate dielectric film 11 is formed.

[0033] Next, as shown in drawing 5 (f), a contact hole 6 is formed near the LDD field side face of TFT, and as further shown in drawing 5 (g), metal membranes, such as WSi used as the gate line 4, are formed. For this reason, a gate metal membrane will be embedded in the contact hole near the LDD field side face of TFT. Since this contact hole 6 is formed along the LDD field of TFT, after gate line patterning serves as a wrap configuration by the contact hole, the gate line, and the rear-face light-shielding film in a LDD field.

[0034] Then, an impurity is poured in and the source, a drain field, and a LDD field are formed. Next, as shown in drawing 5 (h), the 2nd interlayer film 12 is formed. Next, the contact which connects the data line and a gate line with a gate electrode and a polish recon layer is formed, and as shown in drawing 5 (i), patterning of the aluminum of the metallic material used as the data line 5 etc. is formed and carried out. Then, sequential formation of the 3rd interlayer film, the metallic material used as a black matrix, the 4th interlayer film, and the transparence pixel electrode ITO is carried out.

[0035] By performing the above processes, it becomes drawing 2 R> 2 and the cross-section configuration of drawing 7. Drawing 2 and drawing 7 are the sectional views cut in the LDD part (D-D' cross section) and channel part (C-C' cross section) of TFT of drawing 6 R> 6, respectively. As shown in drawing 2, the LDD field of TFT serves as a contact hole, a rear-face light-shielding film, and a configuration covered by the gate line. Moreover, a rear-face light-shielding film will contact a gate line by the contact hole near the LDD field side face of TFT.

[0036] In this example, since the contact hole which connects a gate line and a rear-face light-shielding film along the LDD field side face of TFT is prepared as shown in drawing 6, it has wrap composition by the contact hole, the rear-face light-shielding film, and the gate line in the LDD field of TFT. Thereby, the direct light from the light source and the reflected light from a lens are not irradiated by the LDD field.

[0037] Moreover, since this contact hole is in contact with the rear-face light-shielding film with the gate line, a rear-face light-shielding film plays the role of gate wiring by it while interrupting the light from a TFT rear face. Thereby, it becomes possible to reduce wiring resistance of a gate line.

[0038] It is a part with high sensibility [ most as opposed to light in the LDD section of Pixel TFT ], and, also in controlling the light by which incidence is carried out to LDD, there is effectiveness in optical leak of TFT. For this reason, the optical leakage current of Pixel TFT can be reduced by interrupting the light by which incidence is carried out to the LDD section. Therefore, the image quality lowering resulting from optical leak of TFT can be prevented.

[0039] Moreover, since wiring resistance of gate wiring can be reduced, the image quality lowering by signal delay of a gate line can be prevented.

[0040] (The 3rd example) The pixel top view of the liquid crystal light valve of the 3rd example of this invention is shown in drawing 8. Moreover, the sectional view in alignment with G-G' of drawing 8 R> 8 is shown in drawing 9. In addition, although only the TFT section for 1 pixel of the pixel substrate which serves as the description part of this invention here is shown, on the pixel substrate, two or more arrangement of the pixel is carried out at the shape of a matrix, opposite arrangement of this pixel substrate and the opposite substrate with which the counterelectrode was formed is carried out through liquid crystal, and a liquid crystal light valve is constituted.

[0041] The manufacture flow to data-line formation is shown in drawing 10 (a) – (e) and drawing 11 (f) – (h). A manufacture flow is explained using drawing 10 and drawing 11 below. As shown in drawing 10 (a), in order to prevent impurity mixing from glass on a glass substrate 15, the substrate film (substrate

insulator layer) 14 is formed by SiO<sub>2</sub> etc. Next, as shown in drawing 10 (b), the rear-face light-shielding film 3 of TFT is formed on the substrate film 14. As long as construction material can be shaded, what kind of thing is sufficient as it, but in order to anneal at the time of polish recon formation, it is formed by WSi used as a heat-resistant ingredient strong against heat etc. Next, as shown in drawing 10 (c), the 1st interlayer film 10 is formed in SiO<sub>2</sub> grade on the rear-face light-shielding film 3. Let the 1st interlayer film 10 be the thickness of extent on which the rear-face light-shielding film 3 does not act as a backgate of TFT. Next, as shown in drawing 10 (d), the polish recon layer 16 is formed. After forming an amorphous silicon layer, a laser annealing process is added, further, a photolithography process and an etching process are performed and the polish recon layer 16 is formed. Next, as shown in drawing 10 (e), this polish recon layer 16 is covered and gate dielectric film 11 is formed.

[0042] Next, a contact hole (contact) 6 is formed along with the data line, and although any location may be used as long as this contact hole 6 is under the data line, in order to raise the protection-from-light engine performance, the direction near a source drain field is desirable, as shown in drawing 11 (f). As furthermore shown in drawing 11 (g), metal membranes, such as WSi used as the gate line 4, are formed. For this reason, a gate metal membrane will be embedded in the contact hole 6 formed in the lower part of the data line.

[0043] Then, an impurity is poured in and the source, a drain field, and the LDD field 2 are formed. Next, as shown in drawing 11 (h), the 2nd interlayer film 12 is formed. Next, the contact which connects the data line and a gate line with a gate electrode and a polish recon layer is formed, and patterning of the aluminum of the metallic material used as the data line 5 etc. is formed and carried out. Then, sequential formation of the 3rd interlayer film 13, the metallic material 9 used as a black matrix, the 4th interlayer film, and the transparence pixel electrode ITO is carried out.

[0044] By performing the above processes, it becomes the cross-section configuration of drawing 9 R> 9. Drawing 9 is the sectional view which cut drawing 8 by G-G'. As shown in drawing 9, the contact hole 6 and the embedded gate electrode 4 are formed in the lower part of the data line.

[0045] In the 1st example and 2nd example, although the light from the longitudinal direction by the side of a LDD field could be intercepted, it was not able to intercept the light of a direction which met the data line. However, in the 3rd example, the light spread along with the data line by the contact hole established in the data-line lower part as shown in drawing 8 can be intercepted. The optical leakage current of Pixel TFT as well as the 1st and 2nd examples can be reduced by this. Therefore, the image quality lowering resulting from optical leak of TFT can be prevented.

[0046] Moreover, although the contact hole was prepared only directly under the data line in this example, a contact hole may be prepared near the side face as well as the 1st and 2nd examples. Since the light which met light and the data line from the side face by this can be interrupted, the still higher protection-from-light effectiveness is acquired.

[0047] Hereafter, the example of 1 configuration of the liquid crystal projector equipment using the liquid crystal light valve (liquid crystal panel) by this invention is explained. This liquid crystal projector equipment is indicated by JP,11-337900,A.

[0048] Drawing 12 is drawing showing the example of 1 configuration of the liquid crystal projector equipment of this invention. In drawing 12, incidence of the light irradiated from the lamp 201 is carried out to a dichroic mirror 206 through the UV-IR cut-off filter 202, the multi-array lens 203,204, and a plano-convex lens 205, and it is divided into the red light R and green light G, and blue glow B. Furthermore, the red light R and green light G are separated into the red light R and green light G by the dichroic mirror 207.

[0049] The separated blue glow B is led to the liquid crystal panel 208 for blue through a mirror 220 and a condensing lens 221. Moreover, the separated red light R is led to the liquid crystal panel 210 for red through a condensing lens 209. Moreover, the separated green light G is led to the liquid crystal panel 216 for green through a relay lens 211, a mirror 212, a relay lens 213, a mirror 214, and a condensing lens 215. The liquid crystal display according [ liquid crystal panels 208, 210, and 216 ] to this invention



is used. That is, liquid crystal is enclosed between the TFT substrates and opposite substrates which were formed in the 1st example, the 2nd example, or the 3rd example, and it considers as a liquid crystal panel.

[0050] The light of three colors by which light modulation was carried out with liquid crystal panels 208, 210, and 216 is compounded by the prism component of the abbreviation mold for L characters which consists of prism members 217a, 217b, and 217c, and it is projected on it by the screen 219 with a projector lens 218.

[0051] In addition, although the liquid crystal projector equipment explained above is 3 plate methods, this invention can be used also in a veneer method.

[0052]

[Effect of the Invention] As stated above, according to this invention, the light by which incidence is carried out to a channel field or/and a LDD field can be controlled. Therefore, since the optical leakage current of a pixel transistor can be reduced, image quality degradation of lowering of the contrast resulting from optical leakage current, a flicker, etc. can be prevented.

[0053] Moreover, since wiring resistance of gate wiring can be reduced, the image quality lowering by signal delay of gate wiring can be prevented.

---

[Translation done.]

#### **\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

#### **DESCRIPTION OF DRAWINGS**

[Brief Description of the Drawings]

[Drawing 1] It is the top view of the pixel TFT section of the liquid crystal light valve as the 1st example of this invention.

[Drawing 2] It is the sectional view of the A-A' [ of a line and drawing 6 ]-D' line of drawing 1 .

[Drawing 3] It is the sectional view of the B-B' line of drawing 1 .

[Drawing 4] It is the sectional view showing the manufacture flow to data-line formation of the pixel TFT section of the 1st example of this invention.

[Drawing 5] It is the sectional view showing the manufacture flow to data-line formation of the pixel TFT section of the 1st example of this invention.

[Drawing 6] It is the top view of the pixel TFT section of the liquid crystal light valve as the 2nd example of this invention.

[Drawing 7] It is the sectional view of the C-C' line of drawing 6 .

[Drawing 8] It is the top view of the pixel TFT section of the liquid crystal light valve as the 3rd example of this invention.

[Drawing 9] It is the sectional view of the G-G' line of drawing 8 .

[Drawing 10] It is the sectional view showing the manufacture flow to data-line formation of the pixel TFT section of the 3rd example of this invention.

[Drawing 11] It is the sectional view showing the manufacture flow to data-line formation of the pixel TFT section of the 3rd example of this invention.

[Drawing 12] It is drawing showing the example of 1 configuration of the liquid crystal projector equipment of this invention.

[Drawing 13] It is the top view showing the configuration of the 1st conventional example.

[Drawing 14] It is the sectional view of the E-E' line of drawing 13 .

[Drawing 15] It is the top view showing the configuration of the 2nd conventional example.

[Drawing 16] It is the sectional view of the F-F' line of drawing 15 .

[Description of Notations]

- 1 Channel Field
- 2 LDD Field
- 3 Rear-Face Light-shielding Film
- 4 Gate Line
- 5 Data Line
- 6 Rear-Face Light-shielding Film-Gate Line Contact
- 7 Data-Line-TFT Contact
- 8 ITO-TFT Contact
- 9 Black Matrix
- 10 1st Interlayer Film
- 11 Gate Dielectric Film
- 12 2nd Interlayer Film
- 13 3rd Interlayer Film
- 14 Substrate Insulator Layer
- 15 Glass Substrate
- 16 Incident Light
- 17 Reflected Light
- 18 Contact Opening
- 19 Sidewall
- 20 Dummy Contact Hole
- 21 Polish Recon

---

[Translation done.]

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード(参考)
G 0 2 F 1/1368		G 0 2 F 1/1368	2 H 0 8 8
1/13	5 0 5	1/13	2 H 0 9 2
G 0 3 B 21/00		G 0 3 B 21/00	E 5 F 1 1 0
H 0 1 L 29/786		H 0 1 L 29/78	6 1 2 C
21/336			6 1 6 A
審査請求 有 請求項の数 9 O L (全 10 頁) 最終頁に続く			

(21)出願番号	特願2001-63828(P2001-63828)	(71)出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22)出願日	平成13年3月7日(2001.3.7)	(72)発明者	吉永 一秀 東京都港区芝五丁目7番1号 日本電気株式会社内
(31)優先権主張番号	特願2000-109692(P2000-109692)	(72)発明者	関根 裕之 東京都港区芝五丁目7番1号 日本電気株式会社内
(32)優先日	平成12年4月11日(2000.4.11)	(74)代理人	100065385 弁理士 山下 穰平
(33)優先権主張国	日本(JP)		

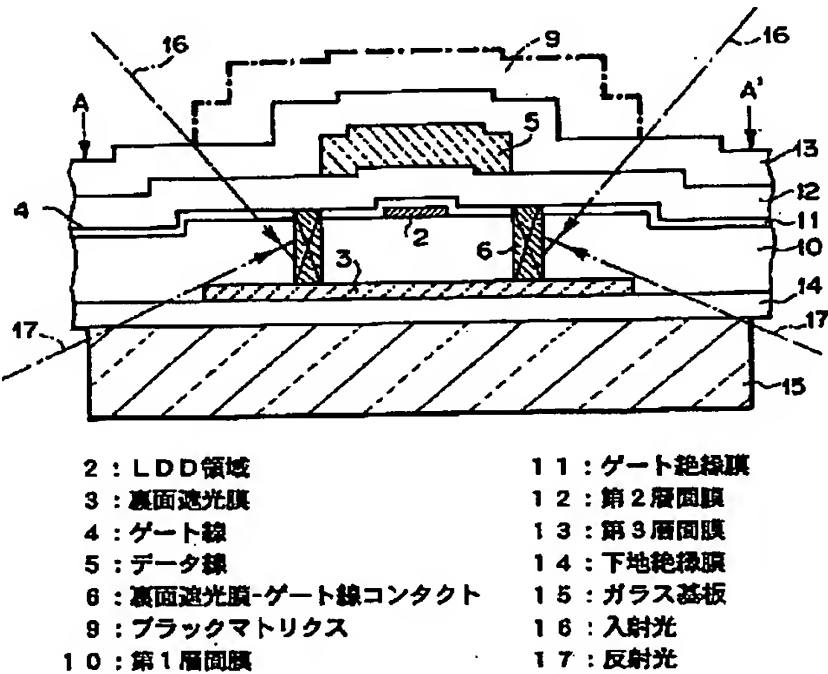
最終頁に続く

(54)【発明の名称】 液晶表示装置および液晶プロジェクタ装置

(57)【要約】

【課題】 チャネル領域又は／及びLDD領域に入射される光を抑制する。

【解決手段】 基板上に遮光膜3、第1の絶縁膜10、半導体層2、ゲート絶縁膜となる第2の絶縁膜11、及びゲート配線4を有し、半導体層2にソース・ドレイン領域と、チャネル領域又はチャネル領域及びLDD領域とが形成された画素基板を備えた液晶表示装置において、遮光膜3を導電材料で構成し、チャネル領域又は／及びLDD領域の側面近傍に、ゲート配線4と遮光膜3とを接続するコンタクトホール6を設けた。



(2)

1

## 【特許請求の範囲】

【請求項1】 基板上に遮光膜、第1の絶縁膜、半導体層、ゲート絶縁膜となる第2の絶縁膜、及びゲート線を有し、該半導体層にソース・ドレイン領域と、チャンネル領域又はチャンネル領域及びLDD領域とが形成された画素基板を備えた液晶表示装置において、前記遮光膜を導電材料で構成し、前記チャンネル領域又は／及びLDD領域の側面近傍に、前記ゲート線と前記遮光膜とを接続するコンタクトホールを設けたことを特徴とする液晶表示装置。

【請求項2】 基板上に遮光膜、第1の絶縁膜、半導体層、ゲート絶縁膜となる第2の絶縁膜、ゲート線、第3の絶縁膜及びデータ線を有し、該半導体層にソース・ドレイン領域と、チャンネル領域又はチャンネル領域及びLDD領域とが形成された画素基板を備えた液晶表示装置において、

前記遮光膜を導電材料で構成し、前記データ線の下部に、前記遮光膜と接続するコンタクトホールを設けたことを特徴とする液晶表示装置。

【請求項3】 請求項1に記載の液晶表示装置において、前記コンタクトホールを第1コンタクトホールとしたとき、データ線の下部に、前記遮光膜と接続する第2コンタクトホールを設けたことを特徴とする液晶表示装置。

【請求項4】 請求項1から請求項3のいずれかの請求項に記載の液晶表示装置において、前記コンタクトホール、又は第1及び第2コンタクトホールは、ゲート線材料が埋め込まれていることを特徴とする液晶表示装置。

【請求項5】 請求項1から請求項4のいずれかの請求項に記載の液晶表示装置において、前記コンタクトホール、又は第1及び第2コンタクトホールは遮光領域となる液晶表示装置。

【請求項6】 請求項1又は請求項2に記載の液晶表示装置において、前記遮光膜は耐熱性材料からなる液晶表示装置。

【請求項7】 請求項1又は請求項3に記載の液晶表示装置において、基板上に遮光膜、第1の絶縁膜、半導体層、ゲート絶縁膜となる第2の絶縁膜、及びゲート線がこの順で積層されてなる液晶表示装置。

【請求項8】 請求項2に記載の液晶表示装置において、基板上に遮光膜、第1の絶縁膜、半導体層、ゲート絶縁膜となる第2の絶縁膜、ゲート線、第3の絶縁膜、及びデータ線がこの順で積層されてなる液晶表示装置。

【請求項9】 請求項1から請求項8のいずれかの請求項に記載の液晶表示装置と、該液晶表示装置に光を照射する光源と、該光源からの光を該液晶表示装置に導く光学系と、該液晶表示装置からの情報光を投射するための光学系と、を備えた液晶プロジェクタ装置。

## 【発明の詳細な説明】

【0001】

2

【発明の属する技術分野】本発明は、液晶表示装置および液晶プロジェクタ装置に係わり、特に、基板上に遮光膜、第1の絶縁膜、半導体層、ゲート絶縁膜となる第2の絶縁膜、及びゲート線を有し、該半導体層にソース・ドレイン領域と、チャンネル領域又はチャンネル領域及びLDD (Lightly doped drain) 領域とが形成された画素基板を備えた液晶表示装置およびこの液晶表示装置を用いた液晶プロジェクタ装置に関する。

【0002】

10 【従来の技術】液晶ライトバルブの遮光対策として、特願平11-109979号に画素構造が開示されている。図13は特願平11-109979号に開示された画素TF T部の平面図、図14は図13のE-E'線の断面図を示す。

【0003】図13に示すように、ゲート線4とデータ線5とがそれぞれ直交するようにマトリクス状に配され、画素TF Tはゲート線4とデータ線5が直交する部分に配置されている。図14の断面図に示すようにTF TのLDD領域2側面近傍に裏面遮光膜3に達しないダミーコンタクトホール20を形成している。このダミーコンタクトホール20にはゲート線材料が埋め込まれることになる。このダミーコンタクトホール20によって、TF TのLDD領域2に照射される光を低減している。また、裏面遮光膜3は、TF Tのバックゲートとして作用しないようにGND電位としている。

【0004】また、他の液晶ライトバルブの画素遮光対策として、特願平11-360973号に画素構造が開示されている。図15は特願平11-360973号に開示された画素の平面図、図16は図15のF-F'に沿った断面図である。特願平11-360973号の画素構造では、TF T両脇に裏面遮光膜3に達するコンタクトホール18を形成し、このコンタクトホール18をデータ線であるアルミ配線5で覆う構成となっている。このコンタクトホール18によってTF Tに照射される光を遮蔽している。

【0005】なお、本発明に関連する技術としては、特開平1-128534号公報、特開平1-177020号公報、特開平8-62579号公報、特開平8-234239号公報に開示された技術がある。特に特開平8-234239号公報には、遮光パターンとゲート配線パターンとをコンタクト部を介して電気接続することの記載がある。

【0006】

【発明が解決しようとする課題】上記特願平11-109979号の構造では、TF Tに照射される光を完全には遮断できず、TF Tの光リーク電流に起因する画質劣化を防止することが困難であった。また、ゲート線の配線抵抗が高い場合には、ゲート信号の遅延に起因する画質劣化が起きてしまうことになる。

50 【0007】また特願平11-360973号の構造

(3)

3

は、TFTに入射する光は遮蔽することができるが、ゲート線の抵抗が高い場合には、ゲート信号の遅延に起因する画質劣化が起きてしまうことになる。

【0008】以下、上記課題が生ずる理由について説明する。

【0009】特開平11-109979号の画素構造は、TFTのLDD領域両脇に裏面遮光膜に達しない深さのダミーコンタクトホールを形成している為、裏面遮光膜とダミーコンタクトホールの間には、隙間ができてしまう。従って、TFTに入射する光を完全には遮光できない。

【0010】一般に、パネルが小型化し、配線幅が細くなった場合には、配線抵抗が高くなる。特願平11-109979号、特願平11-360973号の実施例は共に、ゲート線にはWSi、データ線にはアルミ線等を用いている。アルミに比べWSiは抵抗が高い。この為、パネルの小型化に伴い、配線抵抗が大きくなった場合、ゲート信号の遅延が大きくなり、この遅延によって生じる画質劣化が起きてしまう。

【0011】

【課題を解決するための手段】本発明の液晶表示装置は、基板上に遮光膜、第1の絶縁膜、半導体層、ゲート絶縁膜となる第2の絶縁膜、及びゲート線を有し、該半導体層にソース・ドレイン領域と、チャンネル領域又はチャンネル領域及びLDD領域とが形成された画素基板を備えた液晶表示装置において、前記遮光膜を導電材料で構成し、前記チャンネル領域又は／及びLDD領域の側面近傍に、前記ゲート線と前記遮光膜とを接続するコンタクトホールを設けたことを特徴とするものである。

【0012】また本発明の液晶表示装置は、基板上に遮光膜、第1の絶縁膜、半導体層、ゲート絶縁膜となる第2の絶縁膜、ゲート線、第3の絶縁膜及びデータ線を有し、該半導体層にソース・ドレイン領域と、チャンネル領域又はチャンネル領域及びLDD領域とが形成された画素基板を備えた液晶表示装置において、前記遮光膜を導電材料で構成し、前記データ線の下部に、前記遮光膜と接続するコンタクトホールを設けたことを特徴とするものである。

【0013】本発明の液晶プロジェクタ装置は、上記本発明の液晶表示装置と、該液晶表示装置に光を照射する光源と、該光源からの光を該液晶表示装置に導く光学系と、該液晶表示装置からの情報光を投射するための光学系と、を備えたものである。

【0014】

【発明の実施の形態】本発明の特徴は、液晶ライトバルブ等の液晶表示装置で使用する画素TFTの構造において、画素TFTのチャンネル領域又は／及びLDD (lightly doped drain) 領域側面近傍に裏面遮光膜とゲート線をつなぐコンタクトホールを形成し、このコンタクトホールを遮光領域として、TFTに照射される光を低減

4

することによって、TFTの光リーク電流を抑制し、且つ、裏面遮光膜をゲート配線とすることによりゲート線の配線抵抗を低くすることにある。

【0015】また本発明の特徴は、データ線下部に設けたコンタクトホールによって、データ線に沿って伝搬する光を遮断し、これによってTFTに照射される光を低減し、TFTの光リーク電流を低減することにある。

【0016】なお本発明の液晶表示装置は、液晶プロジェクタ装置等に用いられる液晶ライトバルブに好適に適用されるものであるが、特に液晶ライトバルブに限定されるものではない。また、本発明はLDD領域を設けない電界効果トランジスタを用いた場合にも適用できる。

【0017】図1に本発明による液晶ライトバルブの画素構造例を示す。本発明に従って、TFTのチャンネル領域1及びLDD領域2側面近傍には、裏面遮光膜3とゲート線4をつなぐコンタクトホール6が設けてある。図2は図1のA-A'に沿った断面図である。図3は、図1のB-B'に沿った断面図である。図3に示すようにTFT側面近傍に設けられたコンタクトホール6には、ゲート線材料が埋め込まれている。

【0018】図6に本発明による他の液晶ライトバルブの他の画素構造例を示す。本発明に従って、TFTのLDD領域側面近傍には、裏面遮光膜3とゲート線4をつなぐコンタクトホール6が設けてある。図6のD-D'に沿った断面構成は図2に示す断面構成と同じである。図2に示すように、TFTのLDD側面近傍に設けられたコンタクトホール6には、ゲート線材料が埋め込まれている。

【0019】TFT側面近傍に設けられたコンタクトホールは、光源からの直接入射光とレンズに反射した反射光が、画素TFTのチャンネル領域及びLDD領域に照射されるのを防止する。また、このコンタクトホールによって、裏面遮光膜は、ゲート線と接続されているため、ゲート配線の役割を果たす。

【0020】すなわち、画素TFT側面近傍に設けられたコンタクトホールによって、TFTに照射される光が低減できるため、TFTの光リーク電流が抑制される。また、裏面遮光膜が、ゲート配線となるため、ゲート信号の遅延時間を低減できる。従って、TFTの光リーク電流に起因するフリッカコントラスト低下等を防止できると共にゲート信号の遅延により生じる画質劣化を防止できる。

【0021】図8に本発明による、更に他の液晶ライトバルブの他の画素構造例を示す。本発明に従って、データ線5の下部に設けたコンタクトホール6によって、データ線5に沿って伝搬する光を遮断し、これによってTFTに照射される光を低減し、TFTの光リーク電流を低減することができる。

【0022】

【実施例】以下、本発明の実施例について図面を用いて

50



(4)

5

詳細に説明する。

【0023】（第1の実施例）図1に本発明の一実施例としての液晶ライトバルブの画素TF T部の平面図が示されている。図2及び図3はそのA-A'線、B-B'線にそれぞれ沿った断面図である。なお、ここでは本発明の特徴部分となる、画素基板の画素分のTF T部のみを示しているが、画素基板にはマトリクス状に画素が複数配置されており、かかる画素基板と対向電極が形成された対向基板とが液晶を介して対向配置されて液晶ライトバルブが構成される。

【0024】データ線形成までの製造フローを図4

(a)～(e)及び図5(f)～(i)に示す。図4

(a)に示すように、ガラス基板15上にガラスからの不純物混入を防止するためSiO<sub>2</sub>などで下地膜（下地絶縁膜）14を形成する。次に図4(b)に示すように、下地膜14上にTF Tの裏面遮光膜3を形成する。材質は遮光できればどのようなものでも良いが、ポリシリコン形成時にアニールするため熱に強い耐熱性材料となるWSiなどで形成する。次に図4(c)に示すように、裏面遮光膜3の上にSiO<sub>2</sub>等で第1層間膜10を形成する。第1層間膜10は、裏面遮光膜3がTF Tのバックゲートとして作用しないような程度の厚さとする。次に図4(d)に示すように、ポリシリコン層16を形成する。アモルファスシリコン層を成膜した後、レーザーアニール工程を加え、更に、フォトリソグラフィ工程とエッチング工程を行いポリシリコン層16を形成する。次に図4(e)に示すように、このポリシリコン層16を覆ってゲート絶縁膜11を成膜する。

【0025】次に図5(f)に示すように、TF T側面近傍にコンタクトホール（コンタクト）6を形成し、さらに図5(g)に示すように、ゲート線4となるWSi等の金属膜を成膜する。この為、TF T側面近傍のコンタクトホール6には、ゲート金属膜が埋め込まれることになる。このコンタクトホール6は、TF Tのチャンネル領域及びLDD (Lightly doped drain) 領域に沿って形成しているため、ゲート線パターンニング後はチャンネル領域及びLDD領域をコンタクトホールとゲート線と裏面遮光膜で覆う構成となる。

【0026】この後、不純物を注入してソースとドレイン領域またLDD領域を形成する。次に図5(h)に示すように、第2層間膜12を形成する。次に、ゲート電極及びポリシリコン層とデータ線、ゲート線を接続するコンタクトを形成し、図5(i)に示すように、データ線5となる金属材料の例えばアルミニウム等を成膜し、パターンニングする。この後、第3層間膜、ブラックマトリクスとなる金属材料、第4層間膜、透明画素電極ITOを順次形成する。

【0027】上記の様なプロセスを行うことにより、図2、図3の断面形状となる。図2、図3は、それぞれ図1によるTF TのLDD部分（A-A'断面）とチャネ

6

ル部分（B-B'断面）で切断した断面図である。図2、図3中に示すようにTF TのLDD領域、チャンネル領域をコンタクトホールとゲート線材料と裏面遮光膜で覆う構成となっている。また、TF T側面近傍のコンタクトホールによって裏面遮光膜はゲート線とコンタクトすることになる。

【0028】上記画素TF T部を有する液晶ライトバルブを用いた液晶プロジェクタでは、光源からの直接光ばかりでなく裏面から反射光など強い光が液晶ライトバルブに照射される。この為、直接或いは反射を繰り返してライトバルブの画素TF Tのチャンネル部或いはLDD部に光が照射されてしまう。しかし、本実施例では、TF Tのチャンネル領域及びLDD領域の側面近傍にゲート線と裏面遮光膜をつなぐコンタクトホールを設けている為、図2、図3に示すように光源からの直接光とレンズでの反射光がこのコンタクトホールに遮られ、TF Tに光が照射されることがない。

【0029】また、このコンタクトホールによって裏面遮光膜は、ゲート線とコンタクトされている為、裏面遮光膜は、TF T裏面からの光を遮ると共にゲート配線の役割を果たす。これにより、ゲート線の配線抵抗を低下させることが可能となる。裏面遮光膜は、TF Tとの距離が近い場合には、バックゲートとしてTF T動作に影響を及ぼすが、ある程度の距離が有る場合には、どの電位であってもTF T動作に影響を及ぼさない。

【0030】以上述べたように、本実施例の構成によれば、TF Tチャンネル部とLDD部に入射される光を抑制できる。従って、画素TF Tの光リーク電流を低減できるため、光リーク電流に起因するコントラストの低下、フリッカ等の画質劣化を防止できる。また、ゲート配線の配線抵抗を低下させることができるため、ゲート線の信号遅延による画質低下を防止できる。

【0031】（第2の実施例）図6に本発明の第2の実施例の液晶ライトバルブの画素平面図を示す。また、図6のC-C'に沿った断面図を図7に示す。図6のD-D'に沿った断面図は、図2と同様になる。なお、ここでは本発明の特徴部分となる、画素基板の画素分のTF T部のみを示しているが、画素基板上にはマトリクス状に画素が複数配置されており、かかる画素基板と対向電極が形成された対向基板とが液晶を介して対向配置されて液晶ライトバルブが構成される。

【0032】データ線形成までの製造フローは図4

(a)～(e)及び図5(f)～(i)と同様となる。

以下図4及び図5を用いて製造フローについて説明する。図4(a)に示すように、ガラス基板15上にガラスからの不純物混入を防止するためSiO<sub>2</sub>などで下地膜（下地絶縁膜）14を形成する。次に図4(b)に示すように、下地膜14上にTF Tの裏面遮光膜3を形成する。材質は遮光できればどのようなものでも良いが、ポリシリコン形成時にアニールするため熱に強い耐熱性

(5)

7

材料となるWSiなどで形成する。次に図4(c)に示すように、裏面遮光膜3の上にSiO<sub>2</sub>等で第1層間膜10を形成する。第1層間膜10は、裏面遮光膜3がTFTのバックゲートとして作用しないような程度の厚さとする。次に図4(d)に示すように、ポリシリコン層16を形成する。アモルファスシリコン層を成膜した後、レーザーアニール工程を加え、更に、フォトリソグラフィ工程とエッチング工程を行いポリシリコン層16を形成する。次に図4(e)に示すように、このポリシリコン層16を覆ってゲート絶縁膜11を成膜する。

【0033】次に図5(f)に示すように、TFTのLDD領域側面近傍にコンタクトホール6を形成し、さらに図5(g)に示すように、ゲート線4となるWSi等の金属膜を成膜する。この為、TFTのLDD領域側面近傍のコンタクトホールには、ゲート金属膜が埋め込まれることになる。このコンタクトホール6は、TFTのLDD領域に沿って形成しているため、ゲート線パターンニング後はLDD領域をコンタクトホールとゲート線と裏面遮光膜で覆う構成となる。

【0034】この後、不純物を注入してソースとドレイン領域またLDD領域を形成する。次に図5(h)に示すように、第2層間膜12を形成する。次に、ゲート電極及びポリシリコン層とデータ線、ゲート線を接続するコンタクトを形成し、図5(i)に示すように、データ線5となる金属材料の例えばアルミニウム等を成膜し、パターンニングする。この後、第3層間膜、ブラックマトリクスとなる金属材料、第4層間膜、透明画素電極ITOを順次形成する。

【0035】上記の様なプロセスを行うことにより、図2、図7の断面形状となる。図2、図7は、それぞれ図6のTFTのLDD部分(D-D'断面)とチャネル部分(C-C'断面)で切断した断面図である。図2中に示すようにTFTのLDD領域は、コンタクトホールと裏面遮光膜とゲート線で覆われた構成となる。また、TFTのLDD領域側面近傍のコンタクトホールによって裏面遮光膜はゲート線とコンタクトすることになる。

【0036】本実施例では図6に示すように、TFTのLDD領域側面に沿ってゲート線と裏面遮光膜をつなぐコンタクトホールを設けているため、TFTのLDD領域をコンタクトホールと裏面遮光膜とゲート線で覆う構成となっている。これにより、LDD領域に光源からの直接光及びレンズからの反射光が照射されることはない。

【0037】また、このコンタクトホールによって裏面遮光膜は、ゲート線とコンタクトされている為、裏面遮光膜は、TFT裏面からの光を遮ると共にゲート配線の役割を果たす。これにより、ゲート線の配線抵抗を低下させることが可能となる。

【0038】画素TFTのLDD部が最も光に対する感度が高い部分であり、LDDに入射される光を抑制する

8

だけでもTFTの光リークには効果がある。この為、LDD部に入射される光を遮ることによって、画素TFTの光リーク電流を低減できる。従って、TFTの光リークに起因する画質低下を防止できる。

【0039】また、ゲート配線の配線抵抗を低下させることができるため、ゲート線の信号遅延による画質低下を防止できる。

【0040】(第3の実施例) 図8に本発明の第3の実施例の液晶ライトバルブの画素平面図を示す。また、図8のG-G'に沿った断面図を図9に示す。なお、ここでは本発明の特徴部分となる、画素基板の一画素分のTFT部のみを示しているが、画素基板上にはマトリクス状に画素が複数配置されており、かかる画素基板と対向電極が形成された対向基板とが液晶を介して対向配置されて液晶ライトバルブが構成される。

【0041】データ線形成までの製造フローを図10(a)～(e)及び図11(f)～(h)に示す。以下図10及び図11を用いて製造フローについて説明する。図10(a)に示すように、ガラス基板15上にガラスからの不純物混入を防止するためSiO<sub>2</sub>などで下地膜(下地絶縁膜)14を形成する。次に図10(b)に示すように、下地膜14上にTFTの裏面遮光膜3を形成する。材質は遮光できればどのようなものでも良いが、ポリシリコン形成時にアニールするため熱に強い耐熱性材料となるWSiなどで形成する。次に図10

(c)に示すように、裏面遮光膜3の上にSiO<sub>2</sub>等で第1層間膜10を形成する。第1層間膜10は、裏面遮光膜3がTFTのバックゲートとして作用しないような程度の厚さとする。次に図10(d)に示すように、ポリシリコン層16を形成する。アモルファスシリコン層を成膜した後、レーザーアニール工程を加え、更に、フォトリソグラフィ工程とエッチング工程を行いポリシリコン層16を形成する。次に図10(e)に示すように、このポリシリコン層16を覆ってゲート絶縁膜11を成膜する。

【0042】次に図11(f)に示すように、データ線に沿ってコンタクトホール(コンタクト)6を形成し、このコンタクトホール6はデータ線の下であればどの位置でも良いが、遮光性能を高めるためには、ソース・ドレイン領域に近い方が望ましい。さらに図11(g)に示すように、ゲート線4となるWSi等の金属膜を成膜する。この為、データ線の下部に形成されたコンタクトホール6には、ゲート金属膜が埋め込まれることになる。

【0043】この後、不純物を注入してソースとドレイン領域またLDD領域2を形成する。次に図11(h)に示すように、第2層間膜12を形成する。次に、ゲート電極及びポリシリコン層とデータ線、ゲート線を接続するコンタクトを形成し、データ線5となる金属材料の例えばアルミニウム等を成膜し、パターンニングする。こ

(6)

9

の後、第3層間膜13、ブラックマトリクスとなる金属材料9、第4層間膜、透明画素電極ITOを順次形成する。

【0044】上記の様なプロセスを行うことにより、図9の断面形状となる。図9は、図8をG-G'で切断した断面図である。図9に示すようにデータ線の下部にコンタクトホール6と埋め込まれたゲート電極4が設けられている。

【0045】第1の実施例と第2の実施例では、LDD領域側の左右方向からの光は遮断することができるがデータ線に沿った方向の光を遮断することができなかった。しかし、第3の実施例では、データ線下部に設けたコンタクトホールによって、図8に示すようにデータ線に沿って伝搬する光を遮断することができる。これによって第1及び第2の実施例と同じく画素TFTの光リーク電流を低減できる。従って、TFTの光リークに起因する画質低下を防止できる。

【0046】また、本実施例ではデータ線直下のみにコンタクトホールを設けたが、第1及び第2の実施例と同様に側面近傍にもコンタクトホールを設けても良い。このことにより側面からの光とデータ線に沿った光を遮ることができるため、さらに高い遮光効果が得られる。

【0047】以下、本発明による液晶ライトバルブ（液晶パネル）を用いた液晶プロジェクタ装置の一構成例について説明する。この液晶プロジェクタ装置は特開平11-337900号公報に開示されたものである。

【0048】図12は本発明の液晶プロジェクタ装置の一構成例を示す図である。図12において、ランプ201から照射された光は、UV-IRカットフィルタ202、マルチアレイレンズ203、204、平凸レンズ205を介してダイクロイックミラー206に入射し、赤色光R及び緑色光Gと、青色光Bとに分離される。さらに赤色光R及び緑色光Gはダイクロイックミラー207によって赤色光Rと緑色光Gとに分離される。

【0049】分離された青色光Bは、ミラー220、コンデンサレンズ221を介して青色用液晶パネル208に導かれる。また分離された赤色光Rはコンデンサレンズ209を介して赤色用液晶パネル210に導かれる。また分離された緑色光Gはリレーレンズ211、ミラー212、リレーレンズ213、ミラー214、コンデンサレンズ215を介して緑色用液晶パネル216に導かれる。液晶パネル208、210、216は本発明による液晶表示装置が用いられる。すなわち、第1実施例、第2実施例または第3実施例で形成したTFT基板と対向基板との間に液晶を封入して液晶パネルとする。

【0050】液晶パネル208、210、216で光変調された3色の光はプリズム部材217a、217b、217cからなる略L字型のプリズム素子によって合成され投射レンズ218によってスクリーン219に投射される。

【0051】なお、以上説明した液晶プロジェクタ装置

10

は三板方式であるが、単板方式においても本発明を用いることができる。

【0052】

【発明の効果】以上述べたように、本発明によれば、チャンネル領域又は/及びLDD領域に入射される光を抑制できる。従って、画素トランジスタの光リーク電流を低減できるため、光リーク電流に起因するコントラストの低下、フリッカ等の画質劣化を防止できる。

【0053】また、ゲート配線の配線抵抗を低下させることができるため、ゲート配線の信号遅延による画質低下を防止できる。

【図面の簡単な説明】

【図1】本発明の第1実施例としての液晶ライトバルブの画素TFT部の平面図である。

【図2】図1のA-A'線及び図6のD-D'線の断面図である。

【図3】図1のB-B'線の断面図である。

【図4】本発明の第1実施例の画素TFT部のデータ線形成までの製造フローを示す断面図である。

【図5】本発明の第1実施例の画素TFT部のデータ線形成までの製造フローを示す断面図である。

【図6】本発明の第2実施例としての液晶ライトバルブの画素TFT部の平面図である。

【図7】図6のC-C'線の断面図である。

【図8】本発明の第3の実施例としての液晶ライトバルブの画素TFT部の平面図である。

【図9】図8のG-G'線の断面図である。

【図10】本発明の第3実施例の画素TFT部のデータ線形成までの製造フローを示す断面図である。

【図11】本発明の第3実施例の画素TFT部のデータ線形成までの製造フローを示す断面図である。

【図12】本発明の液晶プロジェクタ装置の一構成例を示す図である。

【図13】第1の従来例の構成を示す平面図である。

【図14】図13のE-E'線の断面図である。

【図15】第2の従来例の構成を示す平面図である。

【図16】図15のF-F'線の断面図である。

【符号の説明】

- |    |                 |
|----|-----------------|
| 1  | チャンネル領域         |
| 2  | LDD領域           |
| 3  | 裏面遮光膜           |
| 4  | ゲート線            |
| 5  | データ線            |
| 6  | 裏面遮光膜-ゲート線コンタクト |
| 7  | データ線-TFTコンタクト   |
| 8  | ITO-TFTコンタクト    |
| 9  | ブラックマトリクス       |
| 10 | 第1層間膜           |
| 11 | ゲート絶縁膜          |
| 12 | 第2層間膜           |

(7)

11

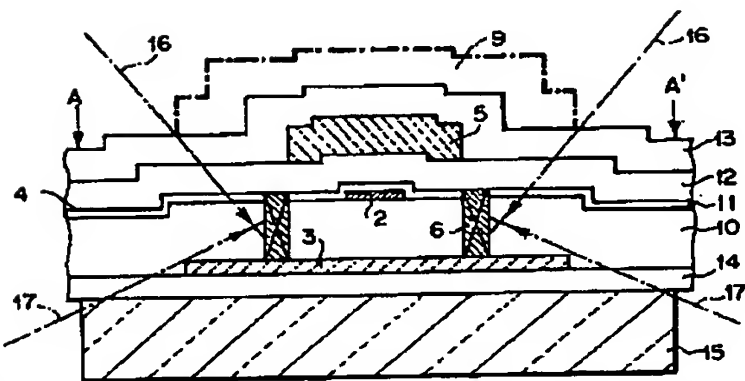
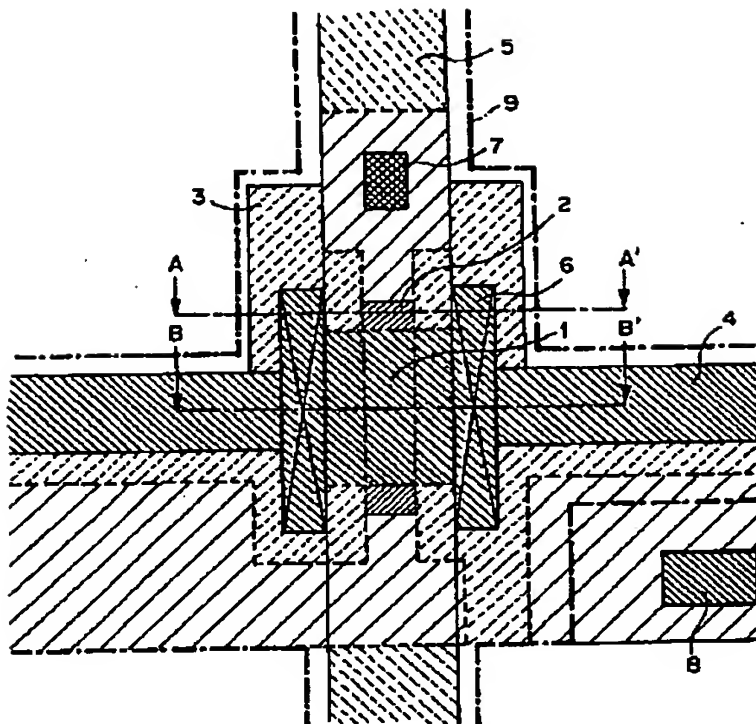
12

- 13 第3層間膜  
14 下地絶縁膜  
15 ガラス基板  
16 入射光  
17 反射光

- 18 コンタクト開口部  
19 サイドウォール  
20 ダミーコンタクトホール  
21 ポリシリコン

【図1】

【図2】



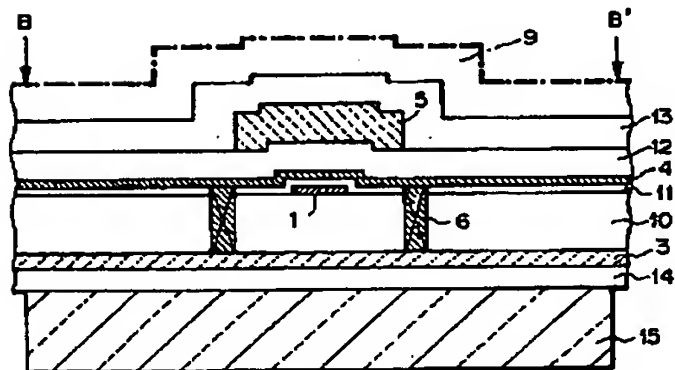
- 2: LDD領域  
3: 裏面遮光膜  
4: ゲート線  
5: データ線  
6: 裏面遮光膜-ゲート線コンタクト  
9: ブラックマトリクス  
10: 第1層間膜  
11: ゲート絶縁膜  
12: 第2層間膜  
13: 第3層間膜  
14: 下地絶縁膜  
15: ガラス基板  
16: 入射光  
17: 反射光

【図15】

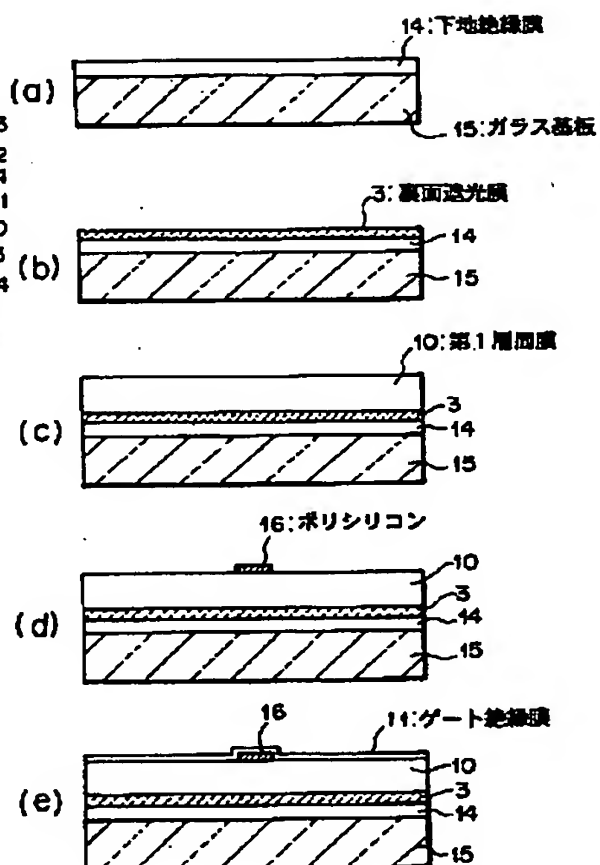
- 1: チャンネル領域  
2: LDD領域  
3: 裏面遮光膜  
4: ゲート線  
5: データ線  
6: 裏面遮光膜-ゲート線コンタクト  
7: データ線-TFTコンタクト  
8: ITO-TFTコンタクト  
9: ブラックマトリクス

【図3】

【図4】



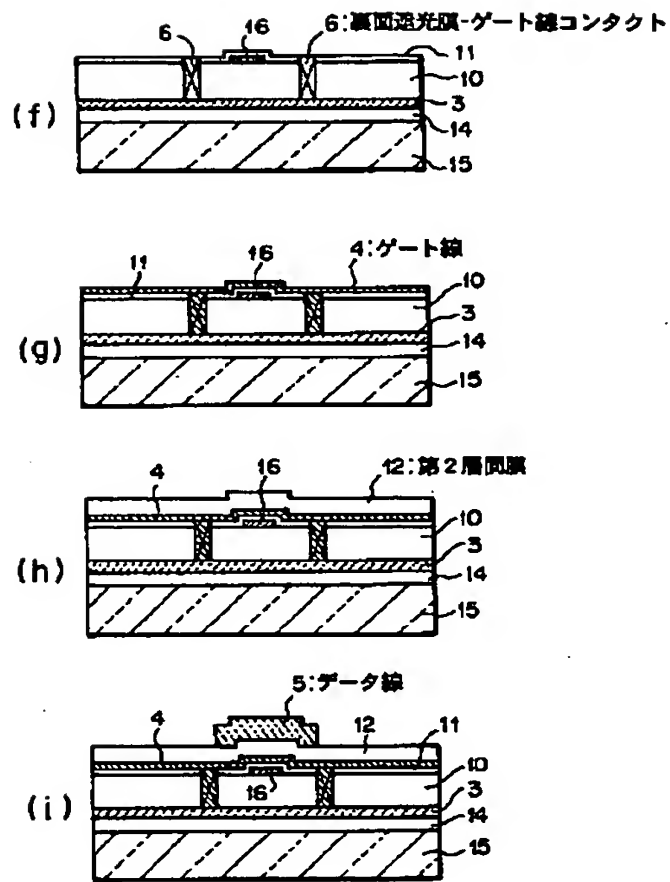
- 1: チャンネル領域  
3: 裏面遮光膜  
4: ゲート線  
5: データ線  
6: 裏面遮光膜-ゲート線コンタクト  
9: ブラックマトリクス  
10: 第1層間膜  
11: ゲート絶縁膜  
12: 第2層間膜  
13: 第3層間膜  
14: 下地絶縁膜  
15: ガラス基板



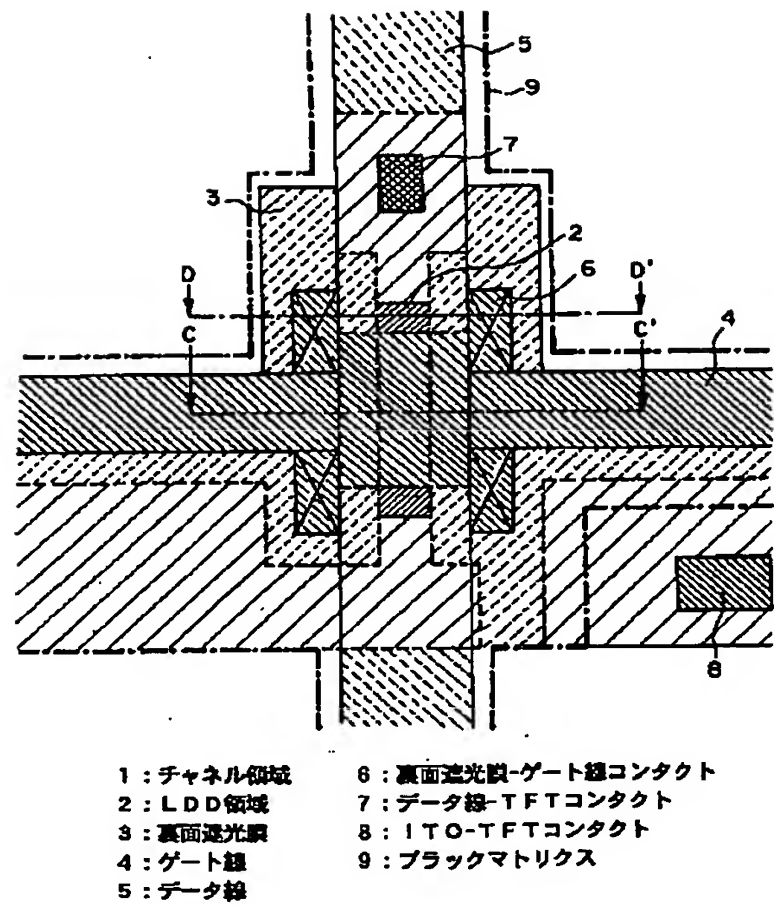
- 9: 裏面遮光膜  
4: ゲート線  
5: アルミ配線  
18: コンタクト開口部  
21: poly-Si活性層

(8)

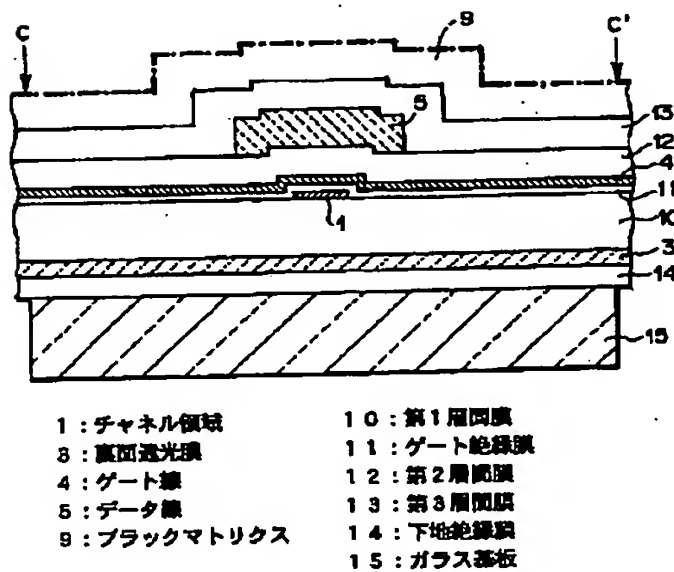
【図5】



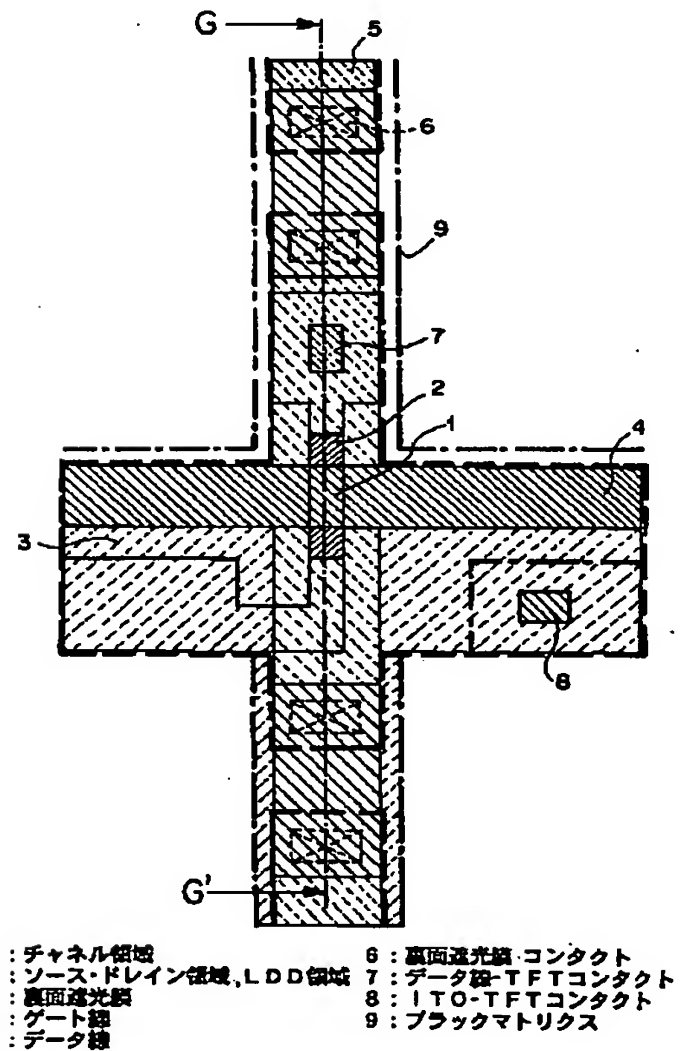
【図6】



【図7】



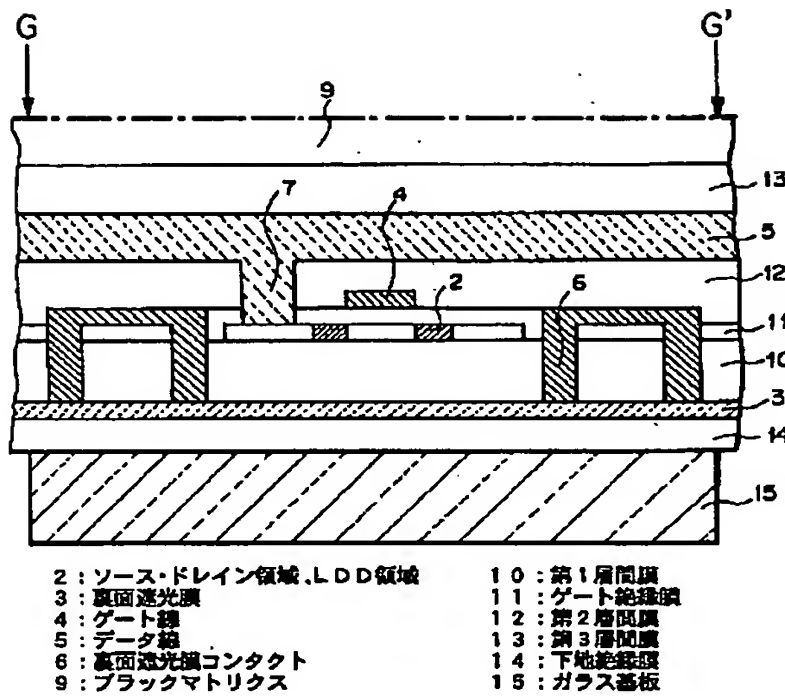
【図8】



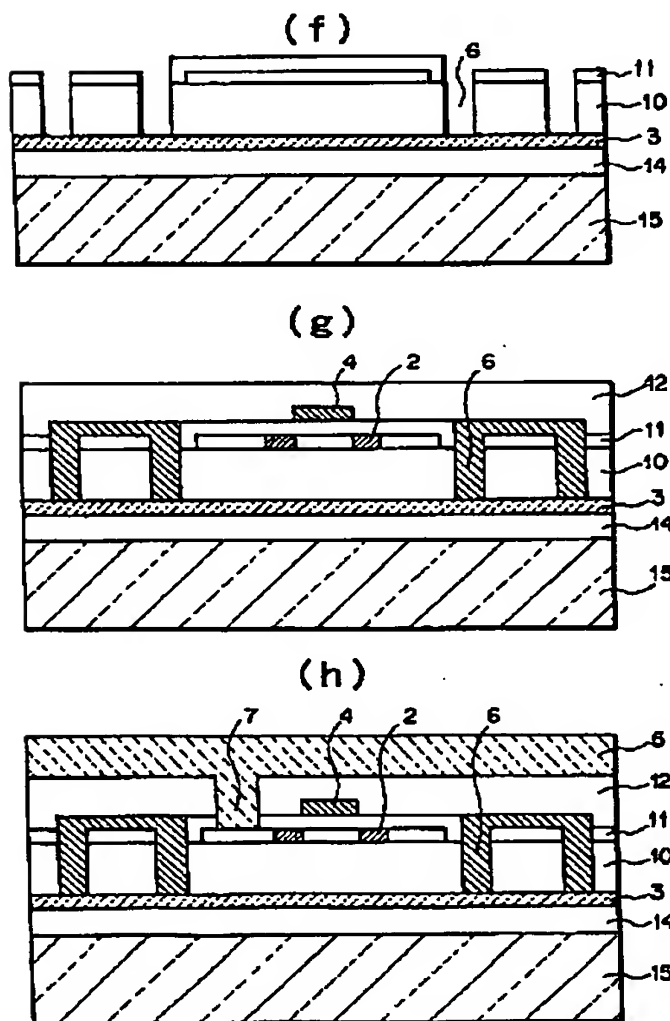


(9)

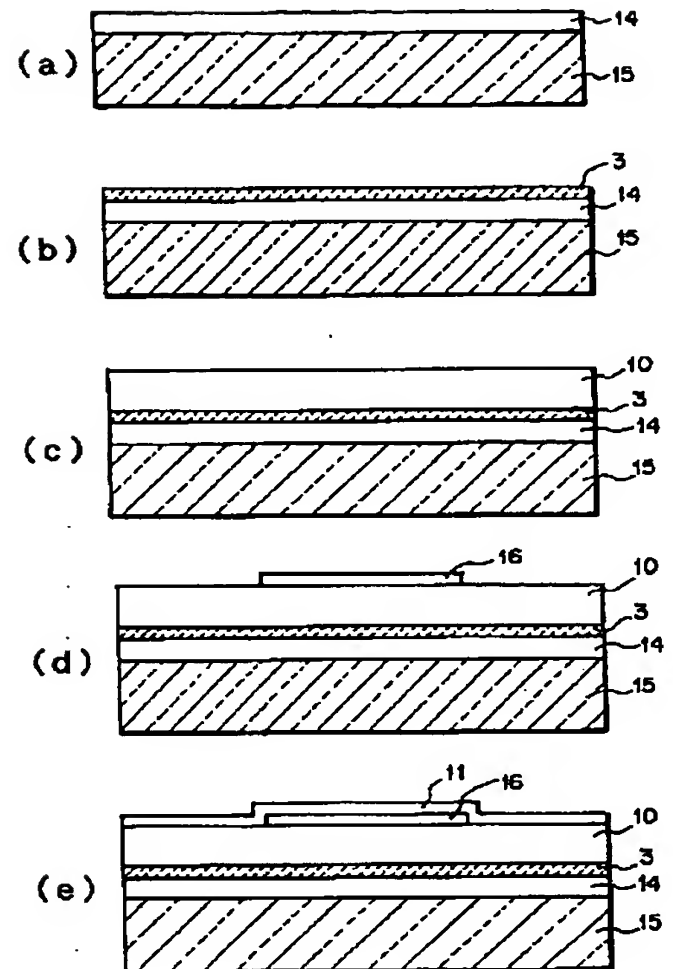
【図9】



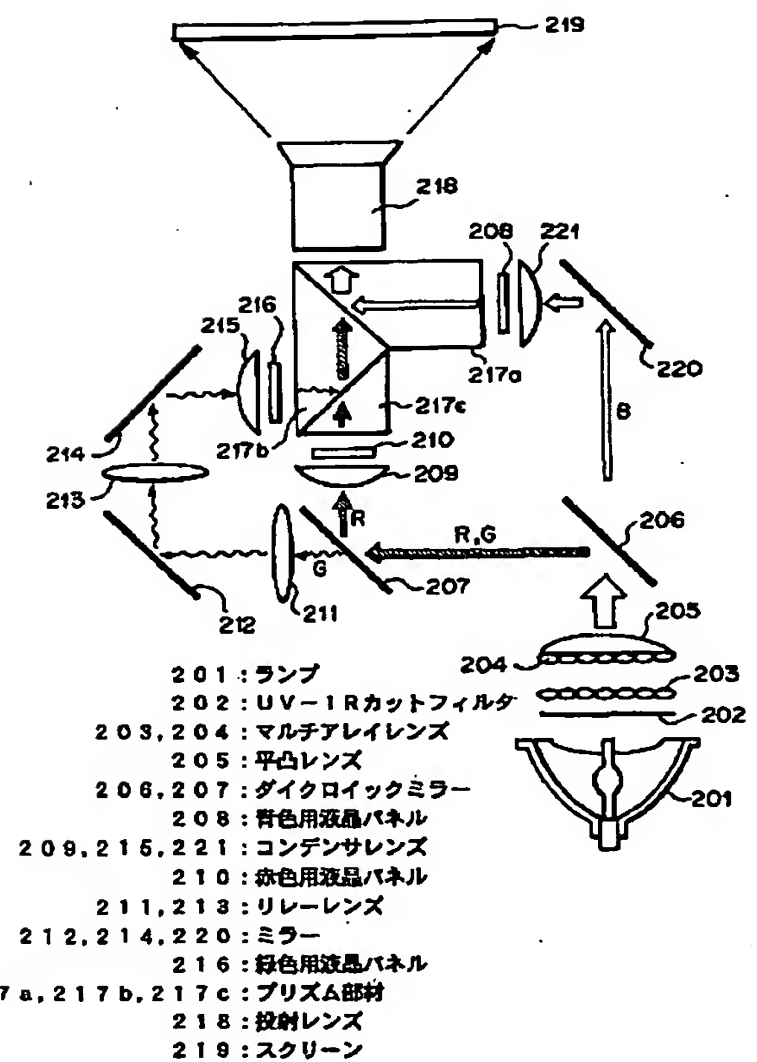
【図11】



【図10】

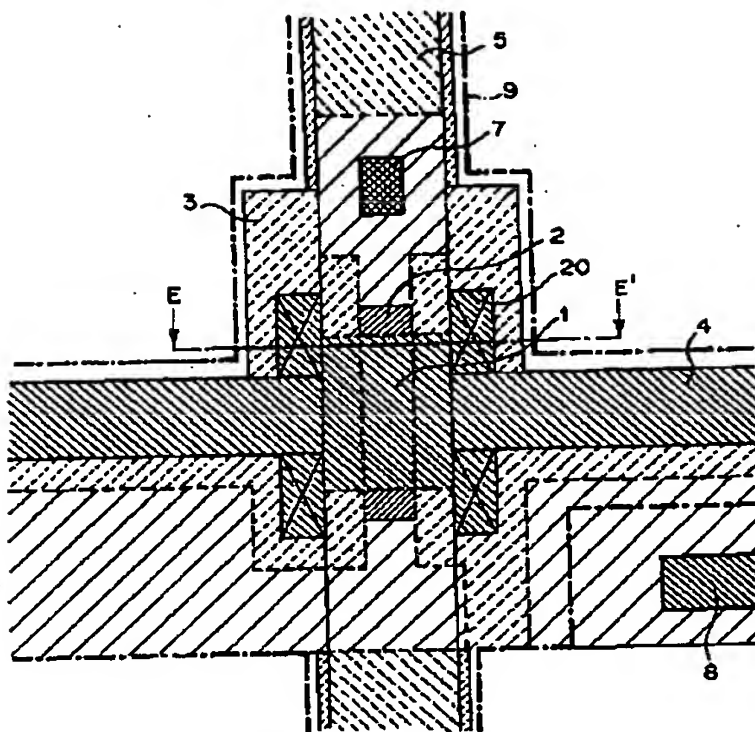


【図12】



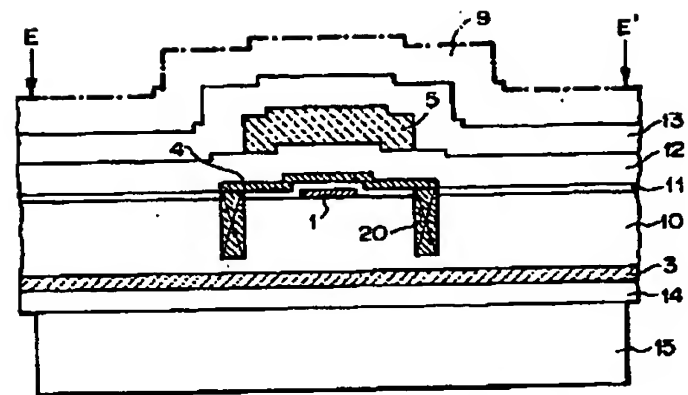
(10)

【図13】



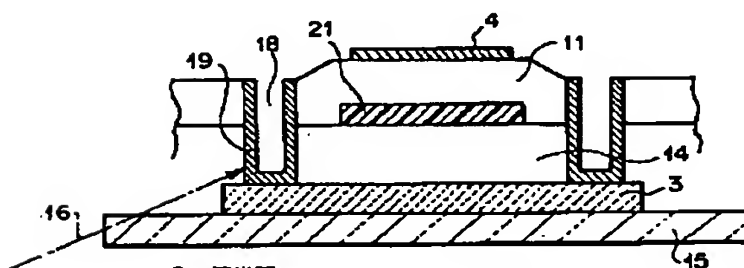
- |            |                  |
|------------|------------------|
| 1: チャンネル領域 | 7: データ線-TFTコンタクト |
| 2: LDD領域   | 8: ITO-TFTコンタクト  |
| 3: 基面遮光膜   | 9: ブラックマトリクス     |
| 4: ゲート線    | 10: ダミーコンタクト     |
| 5: データ線    |                  |

【図14】



- |                  |                 |
|------------------|-----------------|
| 1: チャンネル領域       | 11: ゲート絶縁膜      |
| 2: LDD領域         | 12: 第2層間膜       |
| 3: 基面遮光膜         | 13: 第3層間膜       |
| 4: ゲート線          | 14: 下地絶縁膜       |
| 5: データ線          | 15: ガラス基板       |
| 6: ITO-TFTコンタクト  | 20: ダミーコンタクトホール |
| 7: データ線-TFTコンタクト |                 |
| 8: ITO-TFTコンタクト  |                 |
| 9: ブラックマトリクス     |                 |
| 10: ダミーコンタクト     |                 |

【図16】



- |            |                |
|------------|----------------|
| 3: 遮光膜     | 16: 入射光        |
| 4: ゲート線    | 18: コンタクト開口部   |
| 11: ゲート絶縁膜 | 19: サイドウォール    |
| 14: 下地絶縁膜  | 21: poly-Si活性層 |
| 15: ガラス基板  |                |

フロントページの続き

(51) Int. Cl. 7

識別記号

F I

テーマコード (参考)

H 0 1 L 29/78

6 1 9 B

(72) 発明者 本保 信明

東京都港区芝五丁目7番1号 日本電気株式会社 社内

Fターム (参考) 2H088 EA14 EA15 HA08 HA14 MA20

2H092 GA25 JA25 JB24 JB51 JB56

NA25 PA09

5F110 AA03 AA06 CC02 DD02 DD13

EE05 GG02 GG13 HL03 HM15

NN44 NN45 NN72 PP03

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**